



Politechnika Wrocławska
Instytut Telekomunikacji, Teleinformatyki i Akustyki



Klucze (przełączniki) analogowe

Wrocław 2006



Pojęcia podstawowe

Podstawą realizacji *układów impulsowych* oraz *cyfrowych* jest wykorzystanie wielkosygnałowej pacy elementów aktywnych, przełączanych między stanami odcięcia i przewodzenia (zero - jeden).

Przejścia pomiędzy tymi stanami powinny zachodzić w możliwe jak najkrótszym czasie.

Jeśli klucz jest włączony to U_{wyj} powinno być równe U_{wej} , jeżeli wyłączony to U_{wyj} powinno być równe zero.

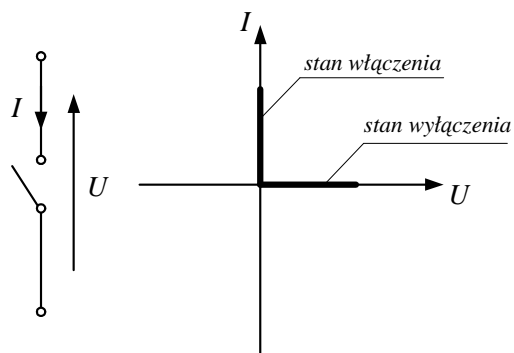
Realizacja coraz szybszych układów przełączających wynika z konieczności przetwarzania coraz większej ilości informacji w jednostce czasu.

Współczesna technologia umożliwia przełączanie elementów półprzewodnikowych w zakresie nanosekund do kilkudziesięciu pikosekund.



Pojęcia podstawowe

Idealny klucz

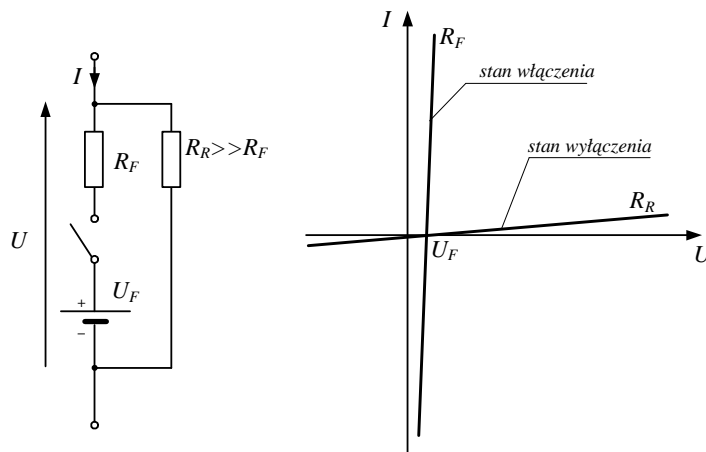


zerowa rezystancja w stanie włączenia
nieskończona rezystancja w stanie wyłączenia



Pojęcia podstawowe

Rzeczywisty klucz



niezerowa rezystancja w stanie włączenia R_F
skończona rezystancja w stanie wyłączenia R_R



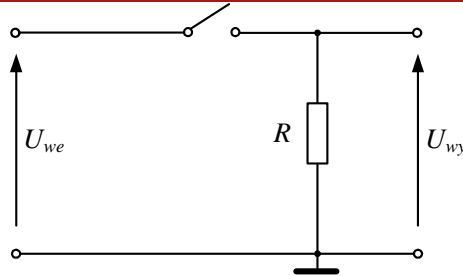
Pojęcia podstawowe

Parametry kluczy analogowych

- ⇒ rezystancja w stanie włączenia R_F
- ⇒ rezystancja w stanie wyłączenia R_R
- ⇒ zakres napięć wejściowych
- ⇒ przenikanie sygnału sterującego na wyjście
- ⇒ czasy przełączeń
- ⇒ wprowadzane zniekształcenia
- ⇒ szczytkowe napięcie klucza
- ⇒ maksymalny prąd przewodzenia
- ⇒ maksymalna moc rozproszenia

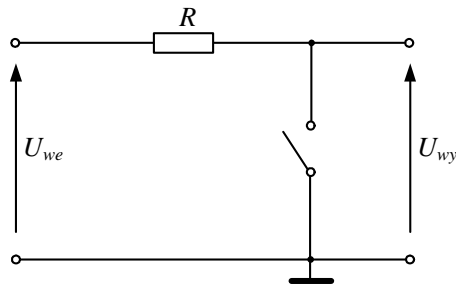


Układy kluczy



Klucz szeregowy

włączony (zestyk zamknięty) $U_{wy} = U_{we}$,
wyłączony (zestyk otwarty) $U_{wy} = 0$, ale
tylko przy braku obciążenia,
przy obciążeniu pojemnościowym ze
względem na skończoną $R_{wy} = R$ napięcie
spada wolno do zera

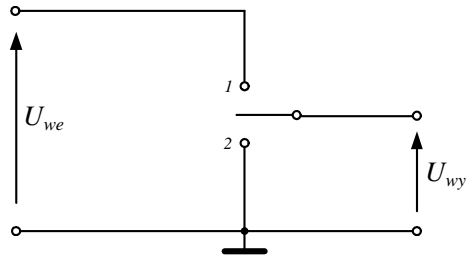


Klucz równoległy

wyłączony (zestyk zamknięty) $U_{wy} = 0$,
włączony (zestyk otwarty) U_{wy} zależy od
skończonej $R_{wy} = R$

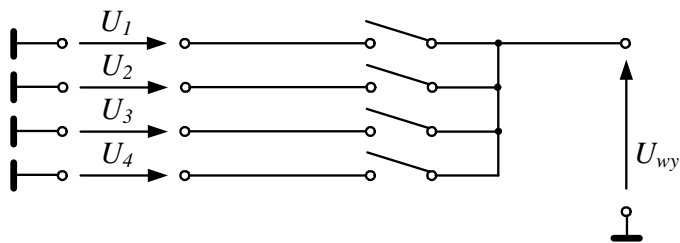


Układy kluczy



Klucz szeregowo - równoległy

włączony (zestyk 1) mała rezystancja R_{wy}
wyłączony (zestyk 2) duża R_{wy} (zwarte
wyjście)

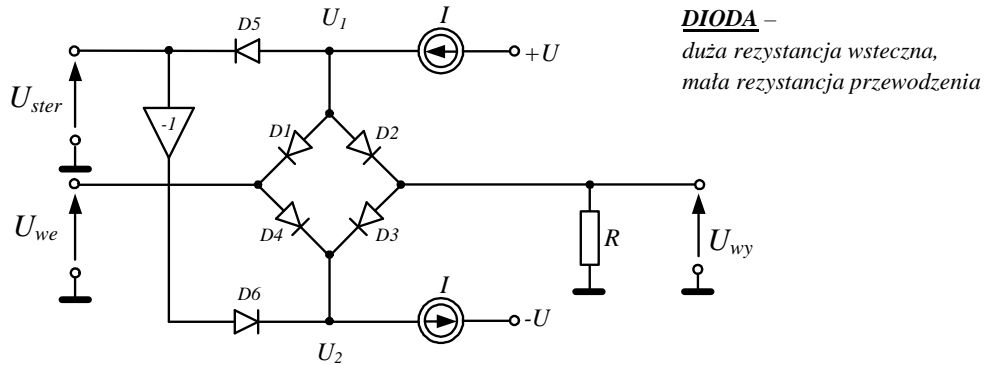


Multiplekser (demultiplekser) analogowy



Klucze elektroniczne

Klucz diodowy (szeregowy)



Jeśli $U_{ster} > 0$ to $D5$ i $D6$ spolaryzowane wstecznie, wówczas I płynie przez $D1$, $D4$ i $D2$, $D3$, wskutek czego:

$$U_1 = U_{we} + U_F$$

$$U_{wy} = U_1 - U_F = U_2 + U_F = U_{we}$$

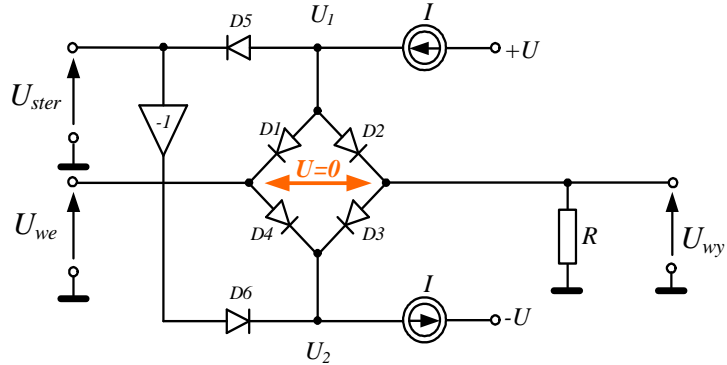
$$U_2 = U_{we} - U_F$$

jeśli napięcia U_F nie są równe na wyj. pojawi się pewne napięcie reszkowe (tzw. *piedestał*)



Klucze elektroniczne

Klucz diodowy (szeregowy)



Jeśli $U_{ster} < 0$ to $D5$ i $D6$ zaczynają przewodzić, a układ mostkowy zostaje zablokowany (przy symetrii układu $U=0$).

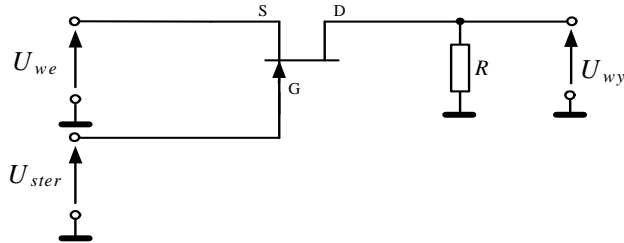
Klucz analogowy o dużej R_{wy} w stanie wyłączenia.

Stosując szybkie diody (Schottky'ego) można uzyskać czasy przełączeń poniżej 1 ns



Klucze elektroniczne

Tranzystor JFET jako klucz (szeregowy)

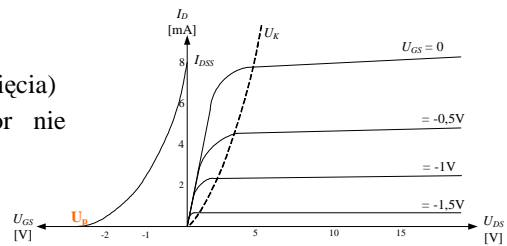


TRANZYSTOR POLOWY –
przy małych U_{DS} zachowuje
się jak rezystor o zmiennej
wartości R (zmiana o kilka
rzędów przy zmianie U_{GS})

Klucz wyłączony przy $U_{GS} < U_p$ (napiecie odcięcia)
dla $U_{we} < 0$, $U_{ster} \leq U_p + U_{we}$ tranzystor nie
przewodzi $U_{wy} = 0$

Klucz włączony przy $U_{GS} = 0$

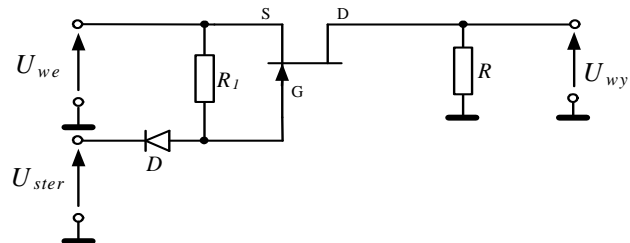
$U_{ster} = U_{we}$ warunek ten trudny do realizacji
(potencjał źródła S nie jest ustalony)





Klucze elektroniczne

Tranzystor JFET jako klucz (szeregowy)



Klucz włączony przy $U_{GS} = 0$

jeśli $U_{ster} > U_{we}$ to dioda D pracuje zaporowo i jest spełniony warunek $U_{GS} = 0$

Klucz wyłączony przy $U_{GS} < U_p$ (napiecie odcięcia)

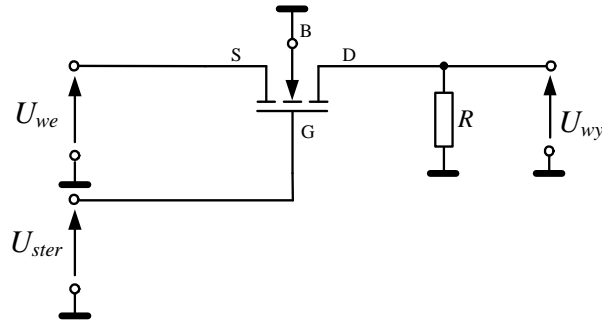
dla $U_{we} < 0$, $U_{ster} \leq U_p + U_{we}$ tranzystor nie przewodzi $U_{wy} = 0$ (tranzystor zatkany) – prąd ze źródła U_{we} płynie przez R_I do U_{ster}



Klucze elektroniczne

Tranzystor MOSFET jako klucz (szeregowy)

MOSFET



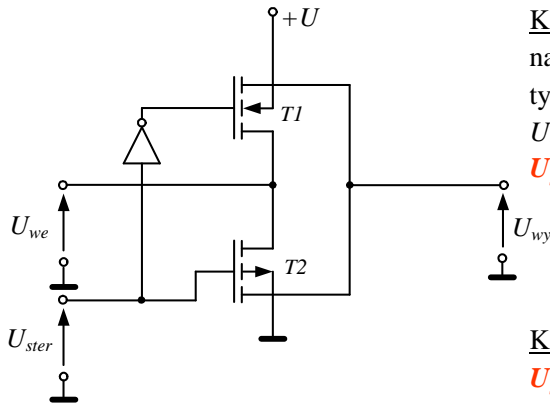
Tranzystor można wprowadzić w stan przewodzenia podając napięcie U_{ster} większe od U_{we} nie ma zatem potrzeby stosowania D i R_l



Klucze elektroniczne

Tranzystor MOSFET jako klucz CMOS (szeregowy)

Aby zwiększyć zakres dopuszczalnych napięć wejściowych zamiast jednego tranzystora MOSFET stosuje się klucz CMOS, zbudowanego z dwóch komplementarnych tranzystorów MOSFET łączonych równolegle.



Klucz włączony

na B_{T1} typu „n” podajemy $+U$, a B_{T2} typu „p” łączymy z masą

U_{we} może być z zakresu $0 < U_{we} \leq +U$

$U_{ster} = +U$

Klucz wyłączony

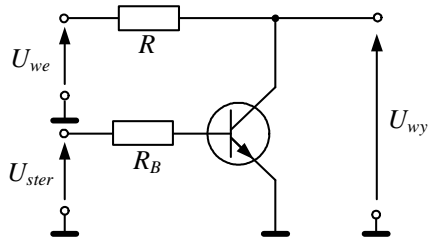
$U_{ster} = 0$



Klucze elektroniczne

Tranzystor bipolarny jako klucz (równoległy)

Praca normalna – (napięcie resztkowe 10...50mV)

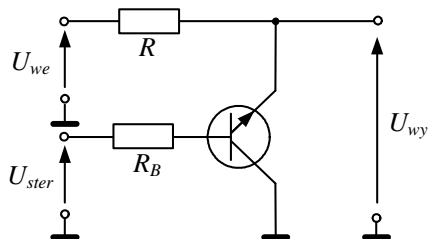


Aby zapewnić małą rezystancję tranzystora I_B rzędu mA

warunek nasycenia tranzystora

$$I_C = (0,1 \dots 0,2) \cdot \beta \cdot I_B$$

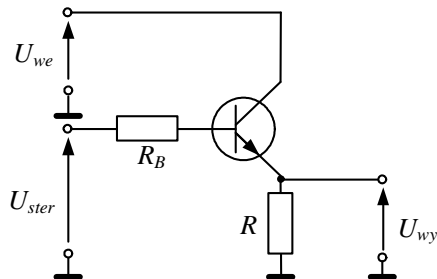
Praca inwersyjna – (napięcie resztkowe 1...5mV)





Klucze elektroniczne

Tranzystor bipolarny jako klucz (szeregowy)



Aby tranzystor był zatkany należy doprowadzić ujemne napięcie sterujące nie przekraczające $-U_{EB0max} \approx -6V$

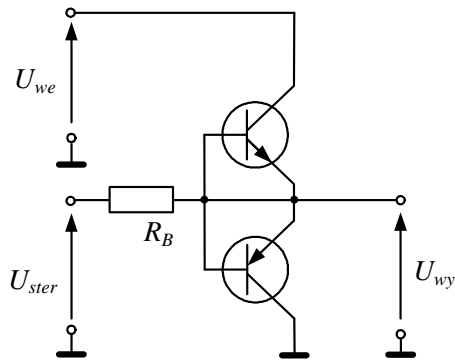
Aby tranzystor przewodził należy podać U_{ster} o $\Delta U = I_B R_B$ wyższe od U_{we}

przesterowany wtórnik emiterowy



Klucze elektroniczne

Tranzystor bipolarny jako klucz (szeregowo-równoległy)



$$\begin{aligned} U_{ster} &> U_{we} \\ U_{ster} &< 0 \end{aligned}$$

komplementarny wtórnik emiterowy